



Nombre de alumno: jose eduardo guillen gomez

Nombre del profesor: JUAN JOSE OJEDA TRUJILLO

Materia: DISEÑO LOGICO

Grado: 6 cuatrimestre

En este trabajo vamos hablar sobre los temas siguientes a continuación

Registros de desplazamiento.

Registros conectados en anillo.

Representación comportamental de bloques funcionales secuenciales mediante VHDL.

Implementación de sistemas secuenciales síncronos mediante bloques funcionales secuenciales y puertas lógicas.

Representación estructural de la implementación del sistema, basada en bloques funcionales secuenciales, mediante VHDL.

Tipos de memorias no volátiles.

Implementación de circuitos combinacionales mediante memorias no volátiles

Representación comportamental de memorias no volátiles mediante VHDL.

Implementación de sistemas secuenciales síncronos mediante bloques funcionales secuenciales y memorias no volátiles.

Representación estructural de la implementación del sistema, basado en memorias no volátiles, mediante VHDL.

Tipos de circuitos lógicos programables: Standard Cell, PLA/PAL, CPLD y FPGA

Implementación de circuitos combinacionales mediante circuitos lógicos programables de tipo PLA y PAL.

Implementación de sistemas secuenciales síncronos mediante circuitos lógicos programables de tipo PLA y PAL.

Un contador es un circuito en el que sus salidas siguen una secuencia fija que cuando acaba vuelve a empezar, o circuitos que reciben sus datos en forma serial ordenados en distintos intervalos de tiempo. Los pulsos de entrada pueden ser pulsos de reloj u originarse en una fuente externa y pueden ocurrir a intervalos de tiempo fijos o aleatorios.

circuito digital secuencial que permite el desplazamiento de datos, bit a bit, a través de una cadena de biestables (flip-flops). Estos circuitos son fundamentales en sistemas digitales para funciones como almacenamiento temporal de datos, conversión entre formatos serial y paralelo, y manipulación de datos en general.

Un registro conectado en anillo (también llamado registro de desplazamiento en anillo) es un tipo de registro de desplazamiento en el que la salida de la última etapa se conecta a la entrada de la primera, creando un bucle o anillo. Esto permite que los datos se desplacen continuamente a través del registro en un patrón circular.

La representación comportamental en VHDL de bloques funcionales secuenciales se realiza utilizando procesos y sentencias secuenciales dentro de ellos. Los procesos permiten describir la lógica de un circuito de manera secuencial, como si fuera un programa de computadora, mientras que las sentencias secuenciales dentro del proceso (como if, case, asignaciones, etc.) se ejecutan una tras otra, siguiendo un flujo lineal.

La implementación estructural de un sistema en VHDL, basada en bloques funcionales secuenciales, implica describir la interconexión de componentes que realizan funciones específicas, utilizando la concurrencia y las señales para modelar el flujo de datos y el control. Se basa en la creación de entidades y arquitecturas, donde la arquitectura describe la función del sistema, utilizando componentes instanciados y conexiones entre ellos.

tipo de almacenamiento informático que retiene los datos incluso cuando no hay energía eléctrica. A diferencia de la memoria volátil, que pierde la información al apagarse el dispositivo, la memoria no volátil mantiene los datos guardados a largo plazo.

La memoria no volátil utiliza diversas tecnologías para conservar los datos sin necesidad de alimentación eléctrica constante. Algunos ejemplos comunes son la memoria flash, el almacenamiento magnético (como los discos duros) y ciertos tipos de memoria de sólo lectura (ROM).

Como ya hemos comentado, la diferencia básica entre la lógica combinacional y secuencial radica en la propiedad de almacenamiento de esta última. Esta propiedad puede ser alcanzada de dos formas diferentes:

- De forma implícita, a través de lazos de realimentación directa (con o sin elementos de retraso)
- De forma explícita, a través de elementos de memoria.

Por lo tanto, en este tema nos centraremos en las principales características y tipos de estos elementos, que nos podemos encontrar en los sistemas secuenciales.

También presentaremos los grandes sistemas de almacenamiento, y sus características, que nos podemos encontrar en sistemas complejos como sistemas informáticos.

Una pregunta que he debatido muchas veces a lo largo de los años es si es correcto usar variables como registros en VHDL. Se puede afirmar que los principiantes son más propensos a hacerlo que los diseñadores de VHDL con experiencia. Pero ¿tiene alguna ventaja o es solo cuestión de preferencia?

En esta entrada del blog intentaré arrojar algo de luz sobre el tema para que puedas tomar una decisión informada sobre el uso de esta práctica de diseño.

Combinacionales, aquellos cuyas salidas sólo dependen de las entradas actuales.

- Secuenciales, aquellos cuyas salidas dependen no sólo de sus entradas actuales, sino también de sus entradas anteriores.

Esta "información" de las entradas anteriores, debe preservarse en el circuito y se denomina estado interno, secundario, o simplemente estado del circuito. Es necesario distinguir el valor presente de una señal del que poseía en un instante inmediatamente anterior, y éste del anterior,... Por ello habrá una intervención explícita del tiempo

El Análisis Estructurado (SA) en ingeniería de software y su técnica aliada, Diseño estructurado (SD), es un conjunto de métodos orientados a analizar y convertir requisitos de negocio en

especificaciones y en última instancia, programas informáticos, configuraciones de hardware y procedimientos manuales relacionados.

Las técnicas de análisis y diseño estructurados son herramientas fundamentales de análisis de sistemas desarrolladas a partir de análisis de sistemas clásicos de los años 1960 y 1970.[2]

Diseño a medida, (del inglés Full-custom) se define como una metodología para el diseño de circuitos integrados especificando una localización e -interconexiones entre ellos-- para cada transistor individualmente, y define la totalidad de las capas litográficas del dispositivo. Las alternativas a esta manera de diseño incluyen varios ejemplos de diseño parcialmente a medida o diseño semi-custom, las cuales pueden consistir, por ejemplo, en pautas de fabricación tales como la utilización repetida del mismo sub-circuito de transistores varias veces sobre la misma placa.[1] Una de estas metodologías de diseño parcialmente a medida frecuentemente usada es la metodología standard cell (muchas de éstas librerías están diseñadas propiamente usando técnicas full-custom).[2]

Una matriz lógica programable (PLA) tiene una matriz de puerta AND programable, que se vincula a una matriz de puerta OR programable, que luego puede complementarse condicionalmente para producir una salida. Una PLA es similar a un concepto de ROM , sin embargo, una PLA no proporciona una decodificación completa de una variable y no genera todos los minterms como en una ROM.

Lógica de matriz programable (PAL)

Los dispositivos PAL tienen conjuntos de celdas de transistores dispuestos en un plano "OR fijo, AND programable" que se utiliza para implementar ecuaciones lógicas binarias de "suma de productos" para cada una de las salidas en términos de las entradas y retroalimentación sincrónica o asincrónica de las salidas.

Lógica de matriz genérica (GAL)

Una mejora del PAL fue el dispositivo lógico de matriz genérico (GAL). Este dispositivo tiene las mismas propiedades lógicas que el PAL, pero se puede borrar y reprogramar. El GAL es muy útil en la fase de prototipado de un diseño, cuando cualquier error en la lógica se puede corregir mediante reprogramación. Los GAL se programan y reprograman mediante un programador PAL o mediante la técnica de programación en circuito (IPC) en chips de soporte.

Un Dispositivo Lógico Programable (PLD) es cualquier dispositivo lógico cuya función está especificada por el usuario, después de fabricado el dispositivo. Se usan para reemplazar lógica SSI y MSI, ahorrando así en costo y tiempo en el diseño. Entre ellos, encontramos:

<https://personales.unican.es/manzanom/planantiguo/edigitali/CONTG5.pdf>

https://es.wikipedia.org/wiki/Registro_de_desplazamiento

https://www.hpca.ual.es/~vruiz/docencia/laboratorio_estructura/practicas/html/node56.html

https://en.wikipedia.org/wiki/Sequential_logic

https://www.utm.mx/~merg/AC/vhdl/8_Jerarquias_de_diseno.pdf

https://es.wikipedia.org/wiki/Memoria_no_vol%C3%A1til

<https://www.ferrovial.com/es/stem/matrices/#:~:text=Las%20matrices%20son%20un%20conjunto,para%20representar%20una%20aplicaci%C3%B3n%20lineal.>

<https://www.lenovo.com/es/es/glossary/non-volatile-memory/>

http://www.uhu.es/raul.jimenez/DIGITAL_II/dig2_iii.pdf

<https://vhdlwhiz.com/variables-for-registers-or-memory/>

http://www.uhu.es/rafael.lopezahumada/descargas/tema7_fund_0405.pdf