



**Mi Universidad**

*Nombre del Alumno: **Vania Natali Santizo Morales***

*Nombre del tema: **Trabajo Plataforma 2***

*Parcial: **2° Parcial***

*Nombre de la Materia: **Diseño Lógico 2***

*Nombre del profesor: **Juan José Ojeda Trujillo***

*Nombre de la Licenciatura: **Ingeniería en Sistemas Computacionales***

*Cuatrimestre: **6°***

## Unidad III y IV

### Unidad III: Bloques Funcionales Secuenciales

#### 3.1. Contadores

Tipos de Contadores (Sincronos, Asincronos)

Aplicaciones de Contadores

#### 3.2. Registros de Desplazamiento

Tipos de Registros

Aplicaciones de Registros de Desplazamiento

SISO (Serial In, Serial Out)  
SIPO (Serial In, Parallel Out)  
PISO (Parallel In, Serial Out)  
PIPO (Parallel In, Parallel Out)

#### 3.4. Representación Comportamental de Bloques Funcionales Secuenciales mediante VHDL

Sintaxis y Estructura Básica en VHDL

Modelado de Bloques Funcionales Secuenciales en VHDL

#### 3.5. Implementación de Sistemas Secuenciales Sincronos mediante Bloques Funcionales Secuenciales y Puertas Lógicas

Estrategias de Implementación

Ejemplos de Sistemas Secuenciales

#### 3.6. Representación Estructural de la Implementación del Sistema basada en Bloques Funcionales Secuenciales mediante VHDL

Estructura Jerárquica en VHDL

Ejemplos de Implementación Estructural

#### 3.7. Memorias No Volátiles

Definición y Características de Memorias No Volátiles

#### 3.8 Tipos de Memorias No Volátiles

ROM (Read-Only Memory)  
EEPROM (Electrically Erasable Programmable Read-Only Memory)  
Flash Memory

#### 3.10. Representación Comportamental de Memorias No Volátiles mediante VHDL

Modelado de Memorias No Volátiles en VHDL

### Unidad IV: Circuitos Programables

#### 4.1. Circuitos Full Custom y Semicustom

Standard Cell  
PLA (Programmable Logic Array)  
PAL (Programmable Array Logic)  
CPLD (Complex Programmable Logic Device)  
FPGA (Field-Programmable Gate Array)

#### 4.2. Tipos de Circuitos Lógicos Programables

1. Métodos de Implementación.  
Especificación de la Función Lógica: Definir la función lógica que se desea implementar, describiendo las entradas y salidas y las relaciones entre ellas.  
Minimización de la Función Lógica: Utilizar métodos como mapas de Karnaugh o álgebra booleana para simplificar las expresiones lógicas.

#### 4.3. Implementación de Circuitos Combinacionales mediante Circuitos Lógicos Programables de Tipo PLA y PAL

Estrategias de Implementación  
Definición del Sistema Secuencial: Especificar el comportamiento del sistema, incluyendo estados, transiciones y salidas para cada estado.  
Diseño del Diagrama de Estados: Crear un diagrama de estados que describa todos los posibles estados del sistema y las transiciones entre ellos.  
Codificación de Estados: Asignar códigos binarios únicos a cada estado del diagrama de estados.

#### 4.5. Implementación de Sistemas Secuenciales Sincronos mediante Circuitos Lógicos Programables de Tipo PLA y PAL