UDS

NOMBRE: CALEB DANIEL VEGA GONZALEZ

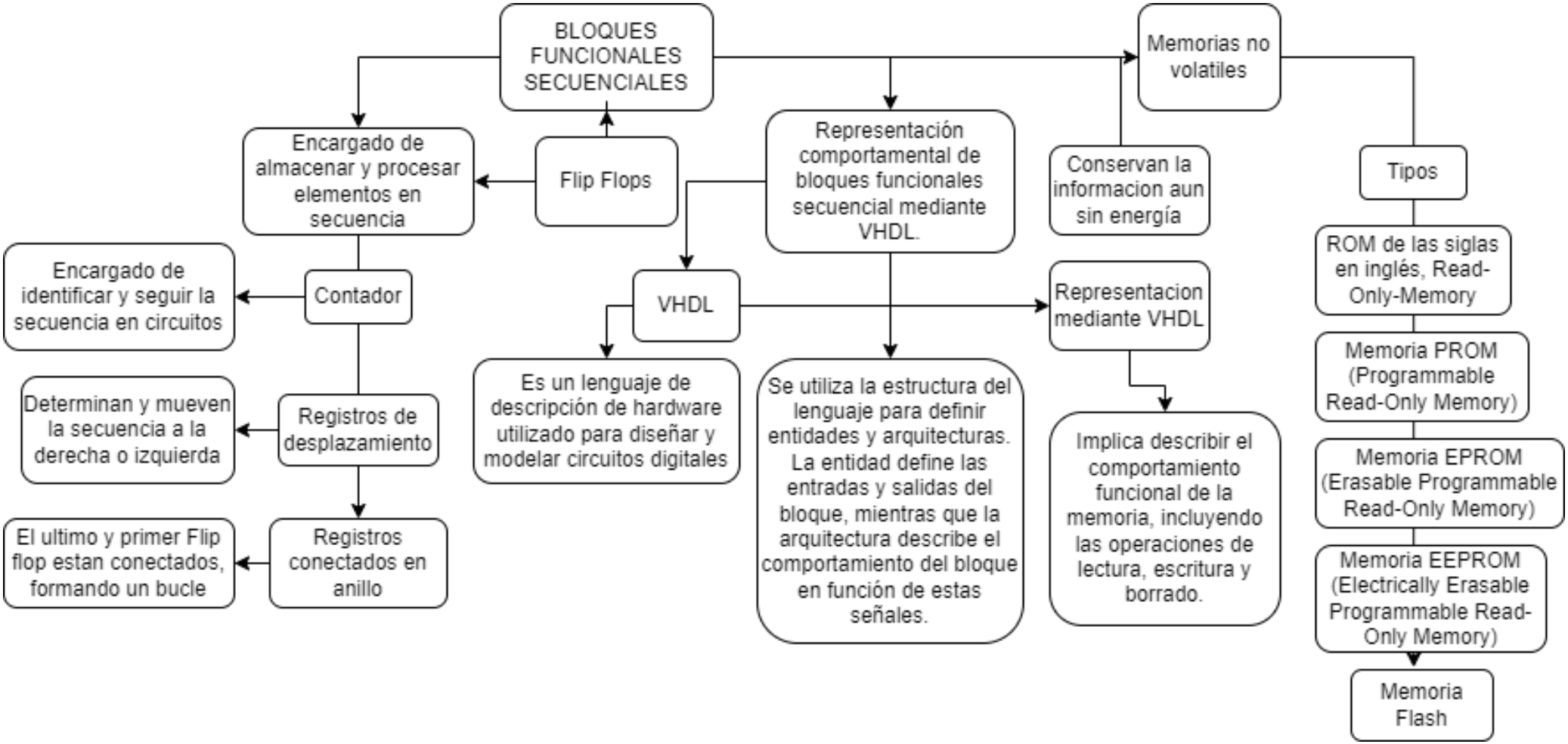
NOMBRE PROFESOR: JUAN JOSE OJEDA

TEMA: UNIDAD III Y IV

MATERIA: DISEÑO LOGICO

INGENIERIA EN SISTEMAS COMPUTACIONALES

6TO CUATRIMESTRE


BLOQUES FUNCIONALES SECUENCIALES
Memorias no volatiles
Encargado de almacenar y procesar elementos en secuencia
Flip Flops
Representación comportamental de bloques funcionales secuencial mediante VHDL.
Conservan la informacion aun sin energía
Tipos
Encargado de identificar y seguir la secuencia en circuitos
Contador
VHDL
Representacion mediante VHDL
ROM de las siglas en inglés, Read-Only-Memory
Memoria PROM (Programmable Read-Only Memory)
Determinan y mueven la secuencia a la derecha o izquierda
Registros de desplazamiento
Es un lenguaje de descripción de hardware utilizado para diseñar y modelar circuitos digitales
Se utiliza la estructura del lenguaje para definir entidades y arquitecturas. La entidad define las entradas y salidas del bloque, mientras que la arquitectura describe el comportamiento del bloque en función de estas señales.
Implica describir el comportamiento funcional de la memoria, incluyendo las operaciones de lectura, escritura y borrado.
Memoria EPROM (Erasable Programmable Read-Only Memory)
El ultimo y primer Flip flop estan conectados, formando un bucle
Registros conectados en anillo
Memoria EEPROM (Electrically Erasable Programmable Read-Only Memory)
Memoria Flash